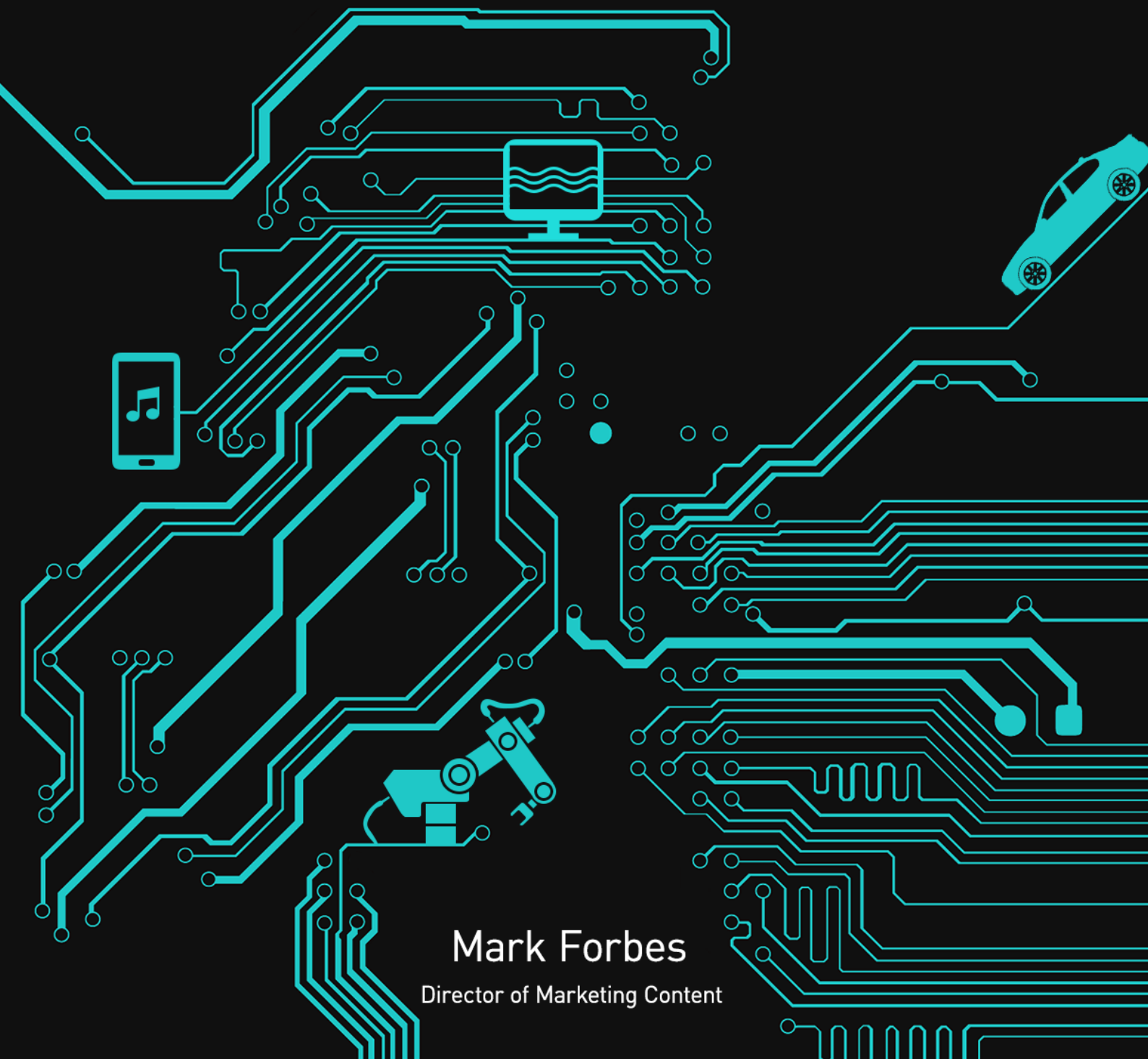




最新のPCBレイアウトの課題の解決方法



Mark Forbes

Director of Marketing Content

最新のPCBレイアウトの課題の解決方法

はじめに

「ママ、子供たちを小さくしちゃったよ」、「世界って小さいんだね」。ディズニーファンにはおなじみのフレーズです。しかし、これらのフレーズを使って、プリント回路基板（PCB）設計の継続的な小型化を同様に簡単に表現できます（図1）。以下の統計を考えてください。（1）

- 過去10年間で平方インチ当たりのピン数が3倍になった一方で、基板面積は比較的一定に維持されました。
- 15年間で、部品1個当たりの平均ピン数が4 ～ 5分の1に減った一方で、平均部品点数が4倍になりました。
- 設計のピン数は3倍になり、ピン間の接続数は倍増しました。

その結果、部品と最終製品が小さくなるにつれて、PCBレイアウトはより高密度かつ複雑になりました。PCBの小型化と複雑性がともに高まることで、全ての部品を調和させ確実に動作させる責任があるPCB設計者は複数の課題に直面しています。ある調査では、エレクトロニクス企業の53%が、最も競争力のある製品を低コストでより迅速に市場に投入しようとする際にPCBの複雑性が増大することが主な課題であると回答しました。（2） PCBレイアウトの最も一般的な課題の一部を以下に示します。

- 多ピンボールグリッドアレイ（BGA）の配線
- 小さく不規則な形状の製品に適合するフレキシブルPCBの設計
- 層数を増加させることなくPCBレイアウト密度を高めること
- 複雑な多層PCB設計における電圧降下の回避
- 効果的なECAD-MCAD統合と製造業者とのよりよいコミュニケーションの確保
- 高密度で複雑なPCB上に十分なテストポイントを備えること

これらの課題は全て、最先端の統合PCBレイアウトソフトウェアによって軽減できます。

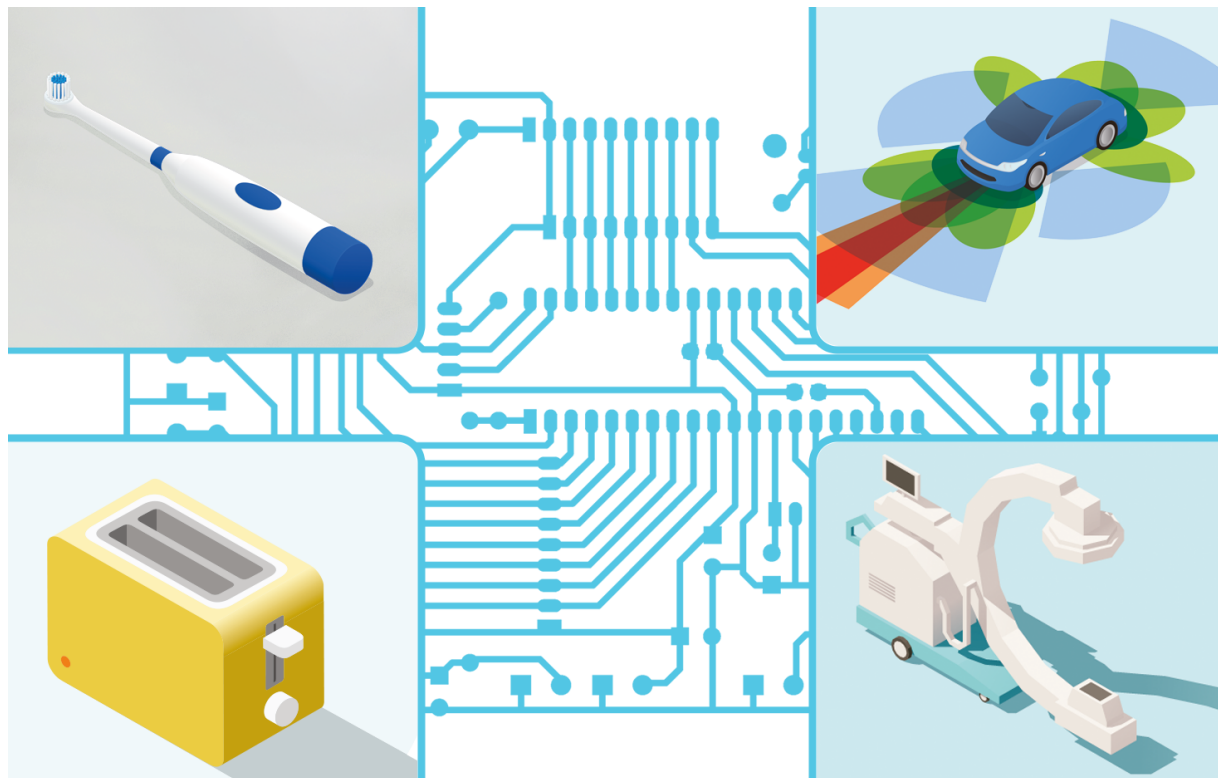


図1. 歯ブラシからトースターまで、先進運転支援システム（ADAS）から高度な手術用機器まで、ますます複雑で小さくなっているPCBが、私たちの生活のほぼ全ての側面で頭脳的作用を果たしています。

BGAの配線の課題を解決

BGAは、多ピン超高密度のPCBと集積回路（IC）のパッケージ化のための一般的な手法です。PCB設計者がBGAを選択するのは、小型化および機能要件を満たすのに必要な柔軟性を備えていながら、コスト効率を高めることができるためです。問題は、ピン数が増えピッチが細くなるにしたがって、「BGAブレイクアウト」（BGAの配線）がさらに難しくなるということです。非効率的な配線は層数を増加させ、ひいてはコストを押し上げ、シグナルインテグリティの問題、層間剥離、ビアのアスペクト比の問題を発生させる場合があります。

Terms to Know

BGA breakout - Applying a fanout solution and routing traces from those fanouts to the perimeter of the device prior to general routing of the PCB.

Blind via - A via that starts on a surface layer but does not continue all the way through the board.

Buried via - A via that starts on one internal layer and ends on another internal layer.

Microvia - A via that has a hole diameter smaller than 6 mils (150μm). Microvias can be photo imaged, mechanically drilled, or laser drilled.

Pitch - The spacing between two adjacent balls or pins. Typically the pitch is the same in the x and y directions.

特に1,500以上のピンを持つBGAでは、配線における特有の課題が顕在化します（図2）。通常、配線は2段階に分けられます。まず、表面のBGAパッドからPCBの内層（ファンアウト）に接続します。次に、それらの内層ビアからPCB上のその他の部品に接続します。多くの場合、大規模BGAからの配線が、配線全体に必要な層数を決定する主要因となっています。

手作業の場合、BGAブレイクアウトプロセスに数日かかることがあります。しかし、PCBレイアウトソフトウェアを使うことでこのプロセスを自動化でき、多くの場合、配線時間をわずか数分に短縮できます。このように、高度なPCBレイアウトソフトウェアは、PCBレイアウトのコストを引き下げることができ、また、市場投入までの時間を短縮できます。

自動配線に加えて、高密度相互接続（HDI）も、BGAの配線の問題に役立ちます。詳細は、この資料で後述するHDIの説明を参照してください。

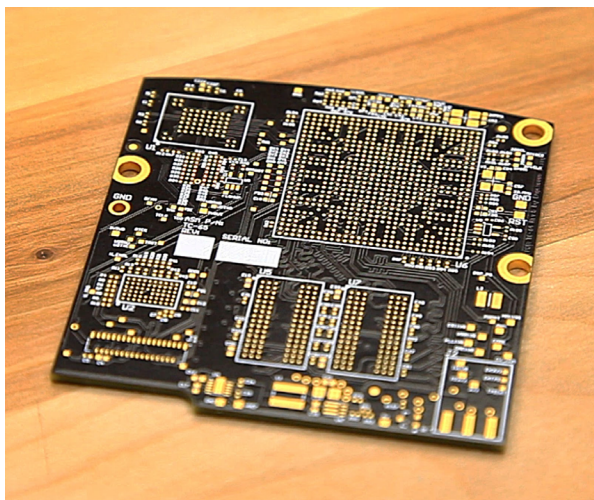


図2. 時間のかかる大規模BGAの配線: 自動BGAブレイクアウト機能を備えたPCBレイアウトソフトウェアを使うことで配線時間を数日から数分に短縮できます（Engenious Designs社の提供）。

最新のPCBレイアウトの課題の解決方法

PCBをどこに組み込む予定ですか？

エレクトロニクスの初期の頃、より単純なエレクトロニクスでは、PCBは常にちょうどよい普通の長方形でした。しかし、ウェアラブル医療機器の出現と、ほとんどの産業へエレクトロニクス製品が導入され、今やPCBは多くの場合、円形または何らかの不規則な形状を持ち、きわめて狭い空間に組み込むことが求められます（図3）。必要性は発明の母であることを証明するように、PCBレイアウト設計者は巧みな配置配線手法を考案しました。そのうち最も便利な手法は、リジッドフレキシブル設計と呼ばれています。

リジッドフレキシブル基板とは、従来のリジッドPCB基板をフレキシブルPCBと相互接続したものです。このフレキシブルPCBは、小さな空間内に置き込むことができ、または小さな開口部を通して挿入できます。リジッドフレキシブル基板を設計する場合、問題が生じる恐れがある様々な領域を考慮する必要があります。例えば、接続点に応力をかけることなく基板が適切に整列するように、屈曲部を正確に設計する必要があります。また、これらの屈曲部を考慮してスタックアップ（PCB層のマッピング）を設計する必要があります。

従来、PCB設計者は、折り紙のように紙製のモデルを使ってリジッドフレキシブル設計をシミュレートおよびテストしていました。現在、最先端のPCBレイアウトソフトウェアは、凹凸のある特殊な形状を含むリジッドフレキシブル実装の3次元（3D）モデルを提供します。このモデルにより迅速な設計が可能となり、精度が大幅に向上します。

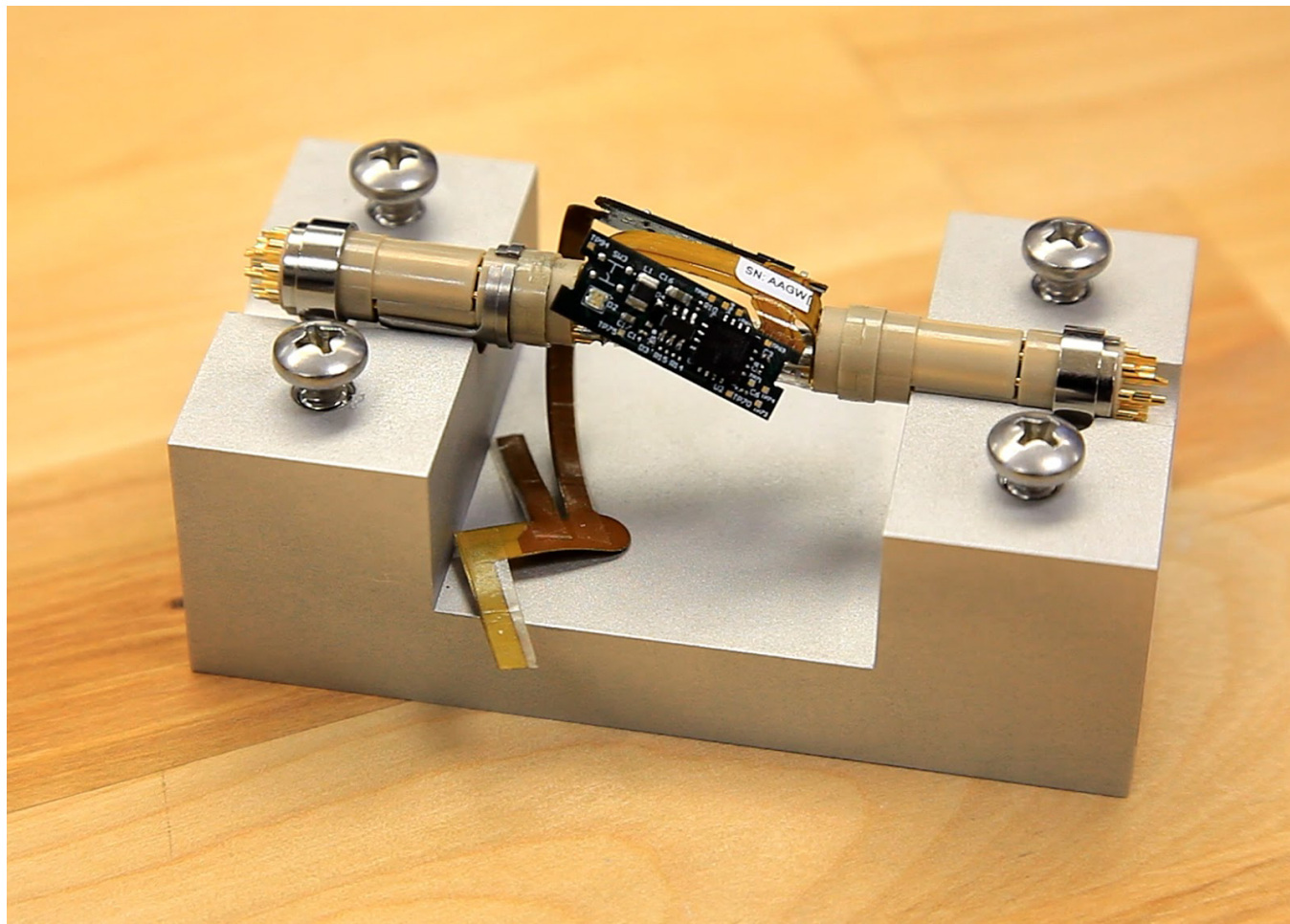


図3. リジッドフレキシブル実装のBluetooth®回路: 自己焼灼メスのコネクタの内側に納まります (Engenious Designs社の提供)。

より複雑なものをより狭い空間に詰め込む

前述のように、自動配線はPCBレイアウトの最適化と層数の最小化に役立ちます。層数を増やすことなくPCBの密度を向上させるもう1つの方法は、HDIを使うことです。HDIとは、非常に微細なトレース、ブラインドビア、ベリッドビア、マイクロビアを使うレイアウト手法です（図4）。HDIは、適切に設計した場合、低コストと高性能を両立できます。（3）

HDIには、配線トポロジーとPCBレイアウトのための複数の柔軟な選択肢があります。しかしHDIは、配線と密度の問題の一部を解決しますが、以下を含む一連の課題があります。（4）

- 基板の作業スペースの面積が限られる
- 小さな部品と微細な間隔
- PCB両面の部品点数が多い
- 長い配線による大きな信号遅延
- 基板を完成させるのに多数の配線が必要

PCB設計者は、PCBレイアウトソフトウェアを使うことで、これらの課題を解決でき、ひいては必要な層数を減らせる可能性があります。

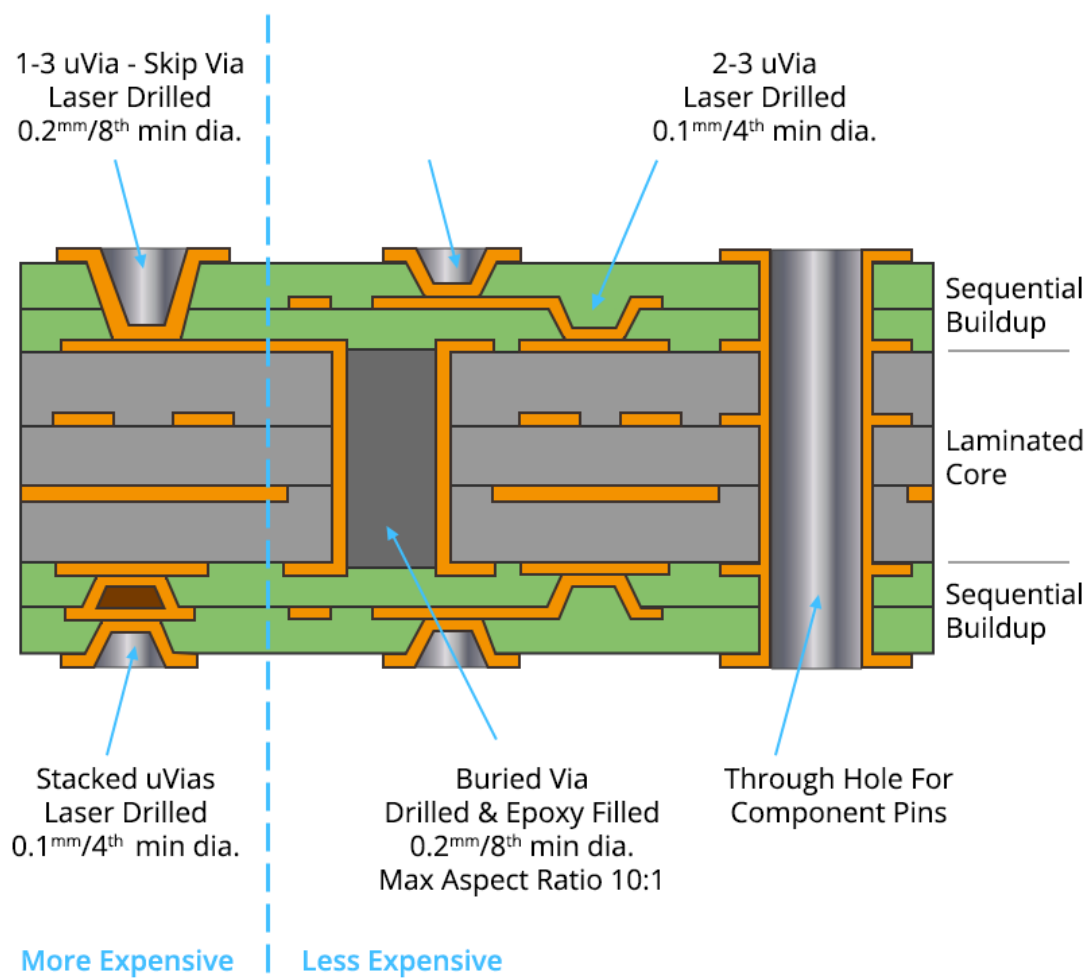


図4. HDIモデルの例: 複数の多ピンBGAを搭載した高密度基板

電圧降下の対策

初期のPCBは、内層の大きなGNDプレーンと電源プレーンからなる、非常に簡単な電力分配ネットワーク（PDN）を備えていました。このような設計の利点は、低インピーダンスのGND経路と大きな銅箔による大きな許容電流で全てのICを駆動できることです。しかし、最新のPCBはそれほど単純ではありません。最新のPCBは大抵、同じIC用でも複数の電圧で動作し、複数のGNDプレーンと電源プレーンを必要とします。これは、細い電源プレーン（電流密度を増大させる）による熱と層間剥離の問題、GNDプレーンの不連続性に起因する電磁干渉など多数の問題を生じさせる可能性があります。

しかし、最も重要なのは、電源プレーンを細分化すると銅箔の断面積が小さくなり、したがって電流供給能力が小さくなることです。スイッチング中に電流が最大になったとき、設計が不適切な場合、十分な電流を供給できずICに電圧降下（DCドロップまたはIRドロップとも呼びます）が生じます（図5）。電圧が不足すると、場合（変速機、エンジン、ブレーキ機能を制御する自動車アプリケーションなど）によっては致命的になり得る誤動作が発生します。厄介なことは、多くの場合そのような電圧降下は間欠的であり、一定のスイッチング条件でのみ発生することです。このことは、電圧降下を手作業でテストまたは診断することを困難であることを示しています。

幸い、優れたPCBレイアウトソフトウェアはPDN解析（IR解析またはパワーインテグリティDC（PI-DC）シミュレーションとも呼ぶ）を実行できます。PDN解析は、基板上的プレーン、トレース、ビアが、基板上的デバイスの消費電力要件を満たすのに十分なサイズと特性を持っていることを検証します。このような解析を使って、問題のある電圧降下につながる恐れがある設計領域を特定することで、設計者は信頼性が高くかつ効率的なPCBデザインを作成できます。

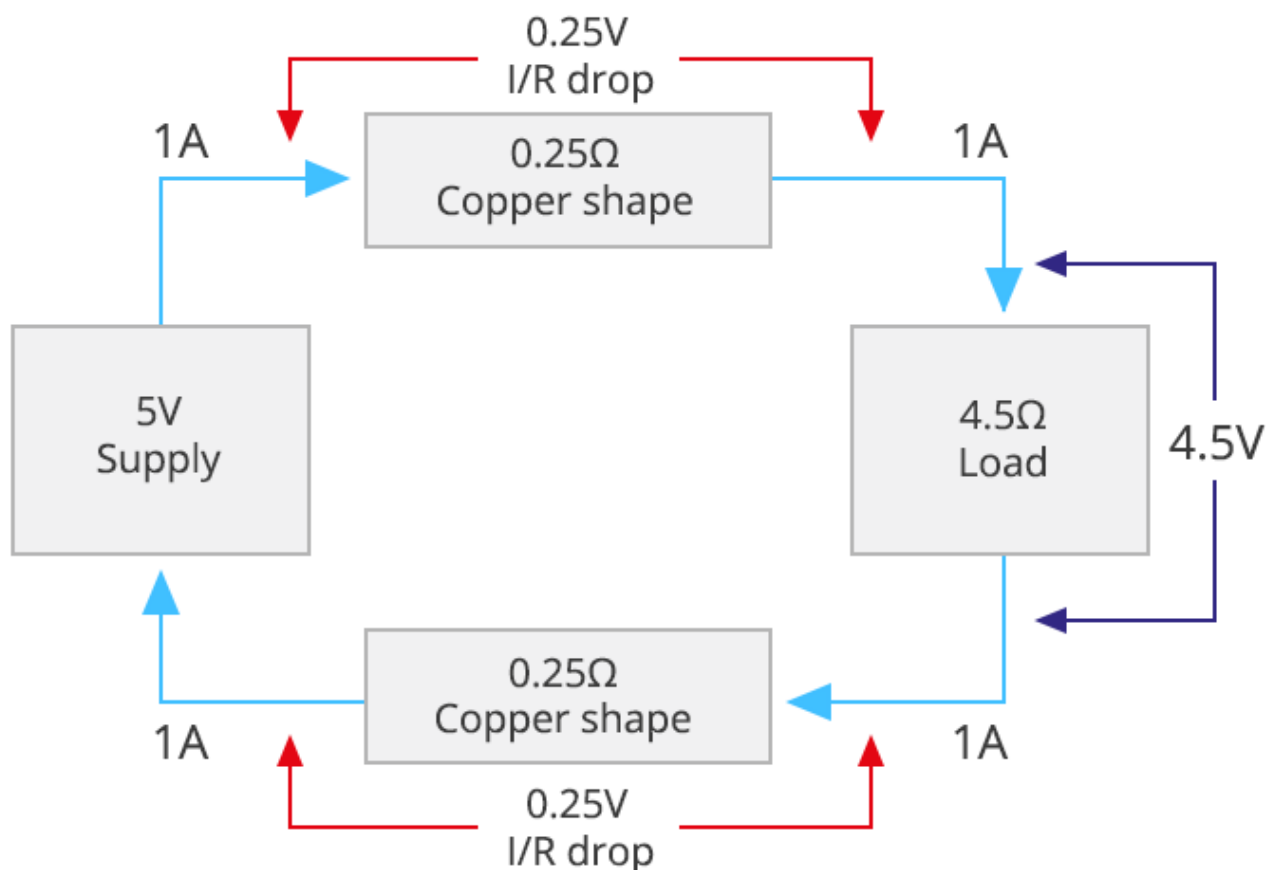


図5. 電圧降下の例: 各銅箔パターンは0.25Ωという比較的小さな抵抗を持っているにもかかわらず、負荷電圧を5Vから4.5Vに降下させています。最終的な設計がフィールドで問題を起こさないように、PCB設計者は、このドロップを認識し確実に対策するか、設計を変更してドロップを軽減する必要があります。

コミュニケーションとコラボレーションの改善

電気設計者と機構設計者の作業は、多くの場合、連携が欠けています。このコミュニケーションとコラボレーションの欠如は、期限を守れない設計につながる恐れがあります。全ての設計変更指示（ECO）は、製品開発の時間とコストを増やし、企業の競争力を低下させます。設計が完了しても、製造業者にその設計内容を伝える際に、不満や不正確さが生じ、開発期間が延びたりコストが増大することもあります。

最良のPCBレイアウトソフトウェアは、以下の手順を実行することでECAD-MCAD統合の課題を解決します。

- 機構設計ワークフローをシームレスに電気設計ツールに統合
- プロジェクト管理情報をドメイン間で共有
- PCBデザインの3D表示を実現
- 部品と筐体間のリアルタイムのクリアランスチェックを対応
- リジッドフレキシブル部のような複雑な設計要素の仮想プロトタイプを実現

コミュニケーション不足を防ぎ、期限通りかつ予算通りに設計を完了させる機能

設計が完了すると、同様に重要なことは、PCBレイアウトソフトウェアが、設計者の意図を製造業者に正確に伝えるドキュメントの作成に対応していることです。例えば、製造業者は、PCBや部品を製品全体の設計に収める方法や、確保しておく部品を理解する必要があります。これには、複雑な設計の詳細を明確に伝える3D印刷および動画が最も適しています。

高密度PCBレイアウト上にもテストポイントを追加

コンポーネント密度の増加と小型化のためにPCB面積が縮小し続けるにつれ、PCBはジッター、クロストーク、電磁干渉に対してより敏感になります。これは、PCBをテストすることがこれまで以上に重要になることを意味します。しかし皮肉なことに、それは、テストポイントのために利用できる空間が最小化されることも意味しています。PCBレイアウト設計者は、PCBレイアウトソフトウェアを使って「テスト設計」を行い、テストエンジニアが回路をテストできるようにフライングプローブの接点を追加できます（図6）。

高周波高密度のPCBレイアウトでは、多くの場合、テストポイントのために基板面積を確保するのが困難です。しかし、製造に関する重要なアクセスポイントを備えていないPCBでは、テスト範囲が非常に低くなる危険があり（30%以下）、必要とされる重要なテストの多くを実施できません。適切なテスト範囲は70 ~ 80%です。（5）

以下の手法は、テストポイントのための空間を広げるのに役立ちます。（6）

- コンポーネントのパッド端にソルダーマスクのストリップを残す
- ソルダーマスクでパッド全体を覆わない
- テストプローブ用ポイントとして露出した銅箔部分のみを使用

手作業でこれらの手法を実験した場合、かなり長い時間がかかります。しかし、適切なPCBレイアウトソフトウェアを使うと、簡単かつ迅速にテスト設計を実行することができ、その結果、より高品質なPCB設計および性能が得られます。

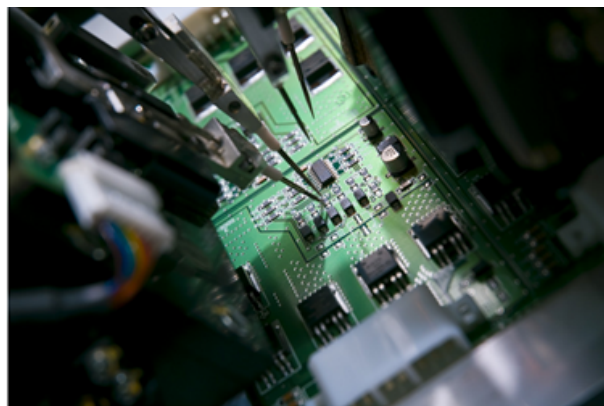


図6. テスト設計:
PCBレイアウトに十分なテストポイントを備えることは重要です。

最新のPCBレイアウトの課題の解決方法

統合PCBレイアウトソフトウェアを使って競争力を維持

PCB技術の進歩は両刃の剣です。これらの進歩は、エレクトロニクスの能力と適用性を高めました。しかし、これらの進歩はまた、PCBレイアウトをより困難なものにし、製品開発サイクル長期化と製品コスト増大のリスクを高めています。設計者は、統合PCBレイアウトソフトウェアパッケージを使ってこれらのリスクを軽減することができます。このソフトウェアパッケージは、製品を迅速かつ予算どおりに市場投入するために必要な自動化を提供します。統合PCBレイアウトソフトウェアを使うその他の利点には、設計、テスト、プロジェクト管理、コラボレーションのための一貫したユーザーインターフェイスがあります。1つのデータ保管場所は精度と安全性を高めるのに役立ちます。1つの一貫性のある環境内で全てのPCB設計タスクを実行することで、高い効率を得られます。

参考文献

- (1) 『Overcoming increasing PCB complexity with automation』(PCBの複雑化を自動化で克服) <http://www.techdesignforums.com/practice/technique/overcoming-increasing-pcb-complexity-with-automation/>
- (2) 『Why PCB Design Matters to the Executive』(経営者にとってPCB設計が重要な理由) http://www.techdesignforums.com/pcb/files/2011/05/mentorpaper_56786_pdf.pdf
- (3) 『BGA Breakouts and Routing: Second Edition』(BGAのブレークアウトと配線: 第2版) http://www.aetpcb.com/aet/net_resources/help/BGA_Breakouts_and_Routing.pdf
- (4) 『How to Pack More Complexity into a Smaller Footprint Using HDI』(HDIを利用してより複雑なものをより小さな面積に詰め込む方法) <https://www.altium.com/blog/pack-more-complexity-hdi-design>
- (5) Faisal Ahmed, 『Overlooking Design-for-test Can Lead to Costly PCB Design Rework』(テスト設計の見落としがPCB設計の手痛いやり直しにつながることもある)、N.p.: 2014年6月2日、Web.: 2016年9月20日 <http://www.embedded.com/design/debug-and-optimization/4430502/Overlooking-design-for-test-can-lead-to-costly-PCB-design-rework>
- (6) 『Bugging Out - How to Minimize Your Embedded Design Debug Phase』(バグを解消 - 組み込み設計のデバッグ期間を最短にする方法) <https://www.altium.com/blog/bugging-out-how-minimize-your-embedded-design-debug-phase>

詳しくはこちら

『Complexity of the PCB Assembly and Possible Test Solutions』(PCB実装の複雑性と適用可能なテストソリューション)

『Rigid-flex PCB Design Solves Wearable Medical Device Challenges』(リジッドフレキシブルPCB設計でウェアラブル医療用機器の課題を解決)

『Designing Unusually Shaped PCBs』(不規則な形状のPCBの設計方法)

『PCB Layer Stackup Technology and Terminology』(PCBレイヤー構成技術および用語)